

(Note)

Regarding Reference 1, see FIGS. 28 and 29 and the descriptions thereof.

Regarding Reference 2, see FIG. 231 and the descriptions thereof.

- Reason 3
- References 3 and 4

(Note)

Regarding Reference 3, see FIGS. 1-5 and the descriptions thereof.

Regarding Reference 4, see FIG. 29 and the descriptions thereof.

[Claims 4, 13 and 14]

- Reason 2
- References 1, 2, 5 and 6

(Note)

As described in References 5 and 6, it is well known that a contact plug arranged on a gate electrode is constructed to partially overlap the gate electrode, that the cross section of the contact plug is wider than the distance to the adjacent gate electrode with the overlapping form, and that the contact plug is formed by the self-aligning method using the gate electrode. A person skilled in the art would easily apply the known means to the structure of the contact plug and the method for manufacturing the same disclosed in Reference 1 or 2, if necessary.

4. The application fails to satisfy the requirements under Section 36 (6) (i) of the Patent Law, on the grounds that the claims are defective in the following respect.

REMARKS

In the detailed description of the invention, there is a description "the present invention has been made to solve the above problem, and its object is to provide a semiconductor device and a method for manufacturing the same, which can reduce the area occupied by a pair of capacitors on a chip by forming the pair of capacitors by one photolithography step" (see [0014]). It is considered that the means for solving the problem is "forming a pair of capacitors by one photolithography step". However, claims 1 to 14 appear to cover forming a pair of capacitors by different photolithography steps in addition to "forming a pair of capacitors by one photolithography step". Therefore, the means for solving the problem "forming a pair of capacitors by one photolithography step" described in the detailed description of the invention is not reflected in claims 1 to 14. Thus, a patent is claimed over the scope described in the detailed description of the invention.

Therefore, the inventions recited in claims 1 to 14 do not correspond to the detailed description of the invention.

The claims not mentioned in this Official Action are not rejected. If a new reason for rejection is noticed, a further Official Action will be issued.

References Cited:

1. Jpn. Pat. Appln. KOKAI Publication No. 2002-110932 (U.S. Patent No. 6,642,563)
2. Jpn. Pat. Appln. KOKAI Publication No. 2000-022010 (U.S. Patent No. 6,151,242)
3. Japanese Patent Application No. 2000-386269 (Jpn. Pat. Appln. KOKAI

Publication No. 2002-190577) (Related U.S. Application No. 10/012,326)

4. Japanese Patent Application No. 2001-341392 (Jpn. Pat. Appln. KOKAI Publication No. 2002-217381) (U.S. Patent No. 6,680,499)
5. Jpn. Pat. Appln. KOKAI Publication No. 2000-349258
6. Jpn. Pat. Appln. KOKAI Publication No. 2000-183304

整理番号:A000106371 発送番号:116589 発送日:平成16年 3月30日 1

拒絶理由通知書

特許出願の番号 特願2002-176029
 起案日 平成16年 3月25日
 特許庁審査官 栗野 正明 9353 4M00
 特許出願人代理人 鈴江 武彦(外 6名) 様
 適用条文 第29条第1項、第29条第2項、第29条の2、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から3か月以内に意見書を提出して下さい。

理 由

16.6.30 ✓

1. この出願の下記の請求項に係る発明は、その出願前に日本国内又は外国において、頒布された下記 of 刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明であるから、特許法第29条第1項第3号に該当し、特許を受けることができない。
2. この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記 of 刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。
3. この出願の下記の請求項に係る発明は、その出願の日前の特許出願であって、その出願後に出願公開がされた下記の特許出願の願書に最初に添付された明細書又は図面に記載された発明と同一であり、しかも、この出願の発明者がその出願前の特許出願に係る上記の発明をした者とは同一ではなく、またこの出願の時に於いて、その出願人が上記特許出願の出願人と同一でもないので、特許法第29条の2の規定により、特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

【請求項1、2、6-12】 1, 2, 4 6-12, 13, 14

・理由1、2 3 5

・引用文献等: 1、2

[備考]

引用文献等1については、図28、29及びそれらの説明箇所を参照のこと。

引用文献等2については、図231及びその説明箇所を参照のこと。

46

インフォテックロジス

- ・理由 3
- ・引用文献等：3、4

[備考]

引用文献等 3 については、図 1 乃至 5 及びそれらの説明箇所を参照のこと。

引用文献等 4 については、図 2 9 及びその説明箇所を参照のこと。

【請求項 4、13、14】

- ・理由 2
- ・引用文献等：1、2、5、6

[備考]

ゲート電極上に配置されるコンタクトプラグを、該ゲート電極上に一部オーバーラップするような構造とすること、~~そのようなオーバーラップ形状とすること~~で隣接するゲート電極の間隔よりも断面幅広のコンタクトプラグとすること、~~及び~~該コンタクトプラグを該ゲート電極を用いたセルフアライン法で形成することは、引用文献等 5、6 等に記載されているように、周知であり、これら周知の手段を引用文献等 1 又は 2 に記載された発明のコンタクトプラグの構造及び製造方法に適用することは、周知の手段の単なる転用であって、当業者が適宜なし得ることと認められる。

4. この出願は、特許請求の範囲の記載が下記の点で、特許法第 36 条第 6 項第 1 号に規定する要件を満たしていない。

記

発明の詳細な説明には、「この発明は、前記課題に鑑みてなされたものであり、~~上記のフォトリソグラフィ工程で一对のキャパシタを形成することにより~~チップ上における一对のキャパシタの占有面積を小さくできる半導体装置及びその製造方法を提供することを目的とする。」（【0014】参照）と記載されており、発明の課題を解決するための手段は、「1 回のフォトリソグラフィ工程で一对のキャパシタを形成すること」にあると認められるが、一方、請求項 1 乃至 14 に係る半導体装置には、上記「1 回のフォトリソグラフィ工程で一对のキャパシタを形成」したもの以外にも、別々のフォトリソグラフィ工程で一对のキャパシタを形成したものが含まれると認められる。してみると、請求項 1 乃至 14 において、発明の詳細な説明に記載された、「1 回のフォトリソグラフィ工程で一对のキャパシタを形成する」という発明の課題を解決するための手段が反映されていないため、発明の詳細な説明に記載した範囲を超えて特許を請求することとなっていると認められる。

よって、請求項 1 乃至 14 に係る発明は、発明の詳細な説明に記載したものではない。

この拒絶理由通知書中で指摘した請求項以外の請求項に係る発明については、現時点では、拒絶の理由を発見しない。拒絶の理由が新たに発見された場合には拒絶の理由が通知される。

引 用 文 献 等 一 覧

1. 特開2002-110932号公報
 2. 特開2000-022010号公報
 3. 特願2000-386269号 (特開2002-190577号)
 4. 特願2001-341392号 (特開2002-217381号)
 5. 特開2000-349258号公報
 6. 特開2000-183304号公報
-

先行技術文献調査結果の記録

- ・ 調査した分野 I P C 第 7 版
 H 0 1 L 2 7 / 1 0 5
 H 0 1 L 2 7 / 1 1 5

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。